



HSJ520 数据手册

HSJ003001

V1.00

Date:2016/03/12

产品数据手册

类别	内容
关键词	ISO14443 TYPE A/B, 13.56MHz, RFID, 开发说明
摘要	HSJ520 是一款高集成度超低功耗的非接触式读写卡芯片，工作在 13.56MHz 下并支持符合 ISO/IEC 14443 TypeA/B 协议的非接触读写器模式。



修订历史

版本	日期	原因
V1.00	2016/03/12	1. 创建文档



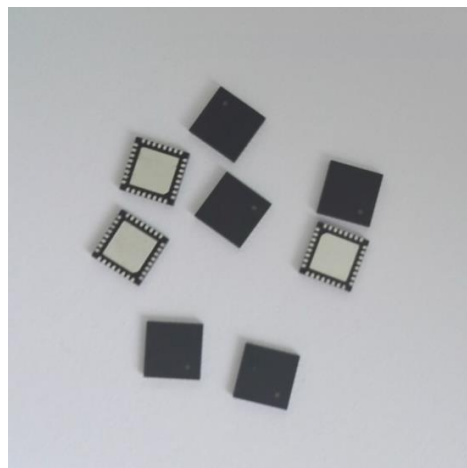
概述

HSJ520 读卡芯片简介

HSJ520 是一款高集成度超低功耗的非接触式读写卡芯片，工作在 13.56MHz 下并支持符合 ISO/IEC 14443 TypeA/B 协议的非接触读写器模式。

产品特性

- 封装为 QFN32 或 QFN24
- 兼容 CV520、MFRC522、MFRC523
- 工作电压范围 2.3 ~ 5.5V
- 外围器件极少，设计成本低
- 芯片功耗极低，有效通信距离可达 9cm
- 支持 ISO/IEC 14443 TypeA 和 MIFARE®通信协议
- 支持 ISO/IEC 14443 TypeB 协议
- 支持 ISO 14443 A 高传输速率的通信：106kbit/s、212kbit/s、424kbit/s 和 848kbit/s
- 支持 MIFARE® Classic 加密
- 支持 MFIN/MFOUT
- 支持的主机接口：
 - 10Mbit/s 的 SPI 接口
 - I2C 接口，标准模式的速率为 100kbit/s，快速模式的速率为 400kbit/s
 - 串行 UART，传输速率高达 1228.8kbit/s
- 64 字节的发送和接收 FIFO 缓冲区
- 灵活的中断模式
- 可编程定时器
- 具备硬件掉电、软件掉电和发送器掉电 3 种节电模式
- 内置温度传感器，以便在芯片温度过高时自动停止 RF 发射
- 采用相互独立的多组电源供电，以避免模块间的相互干扰，提高工作的稳定性
- 具备 CRC 和奇偶校验功能，内置 CRC 协处理器，符合 ISO/IEC14443 和 CCTITT 协议
- 内部振荡器，连接 27.12MHz 的晶体
- 自有的可编程 I/O 管脚，内部自测试



产品应用

- 电子感应门锁
- 门禁系统、办公/家庭安防、身份识别、出入管理、公司考勤
- 防伪系统、身份识别
- 票证以及其他相关应用



目 录

概述.....	1
HSJ520 读卡芯片简介.....	1
产品特性.....	1
产品应用.....	1
1. 电气参数.....	3
1.1 工作条件.....	3
1.2 工作电流.....	3
1.3 低功耗应用举例.....	3
2. 引脚分配.....	4
2.1 引脚分配图.....	4
2.2 HSJ520 管脚描述.....	5
3. 参考设计.....	7
3.1 硬件参考设计.....	7
3.2 与 RC522 兼容性软件设计注意事项.....	7
4. LPCD 低功耗读卡设计指引.....	8
4.1 LPCD 应用介绍.....	8
4.2 LPCD 工作原理介绍.....	8
4.2.1 检测时间.....	8
4.2.2 检测原理.....	8
4.3 LPCD 时间参数.....	9
4.4 LPCD 功耗参数.....	9
4.5 LPCD API 介绍.....	9
4.6 典型配置.....	9
4.6.1 休眠 101.57ms.....	9
4.6.2 休眠 250ms.....	10
4.6.3 休眠 500ms.....	10
4.7 LPCD 检测距离.....	10
4.8 LPCD 相关寄存器.....	10
4.8.1 DivIEnReg 寄存器.....	10
4.8.2 DivIrqReg 寄存器.....	10
4.9 Page4 扩展寄存器.....	11
4.9.1 LPCDReg 寄存器.....	11
4.9.2 WUPeriodReg 寄存器.....	11
4.9.3 SwingsCntReg 寄存器.....	11
4.10 扩展寄存器的访问.....	12
4.10.1 Page4 访问步骤:.....	12
5. 免责声明.....	13
5.1 开发预备知识.....	13
5.2 EMI 与 EMC.....	13
5.3 修改文档的权利.....	13
5.4 ESD 静电放电保护.....	13
6. 销售信息.....	14



1. 电气参数

1.1 工作条件

符号	参数	条件	最小	典型	最大	单位
DVDD	数字电源电压	PVSS=DVSS=AVSS=TVSS=0V PVDD<=DVDD=AVDD=TVDD	2.3	3.3	5.5	V
AVDD	模拟电源电压					
TVDD	发送器电源电压					
PVDD	管脚电源电压	PVSS=DVSS=AVSS=TVSS=0V PVDD<=DVDD=AVDD=TVDD	2.3	3.3	5.5	V

1.2 工作电流

符号	参数	条件	最小	典型	最大	单位
I _{HPD}	硬掉电电流	AVDD=DVDD=TVDD=PVDD=3.3V NRSTPD=LOW	—	0.06	—	uA
I _{SPD}	软掉电电流	AVDD=DVDD=TVDD=PVDD=3.3V RF 电平检测器开启	—	0.5	—	uA
I _{IDLE}	空闲电流	AVDD=DVDD=TVDD=PVDD=3.3V	—	2.4	—	mA
I _{DVDD}	数字电源电流	DVDD=3.3V	—	1.87	—	mA
I _{AVDD}	模拟电源电流	AVDD=3.3V, 位 RCVOFF=0	—	1.78	—	mA
	模拟电源电流	AVDD=3.3V, 位 RCVOFF=1	—	1.75	—	mA
I _{TVDD}	发射器电源电流	连续发射载波, TVDD=3.3V	—	60	100	mA

1.3 低功耗应用举例

卡片类型	刷卡高度 vs. 工作电流						
	1 cm	2 cm	3 cm	4 cm	5 cm	6 cm	7 cm
MIFARE S50	10 mA	10 mA	12 mA	15 mA	17 mA	21 mA	25 mA
MIFARE S70	10 mA	10 mA	12 mA	15 mA	17 mA	21 mA	25 mA
MIFARE Ultra Light	12 mA	12 mA	14 mA	15 mA	21 mA	25 mA	27 mA

注:

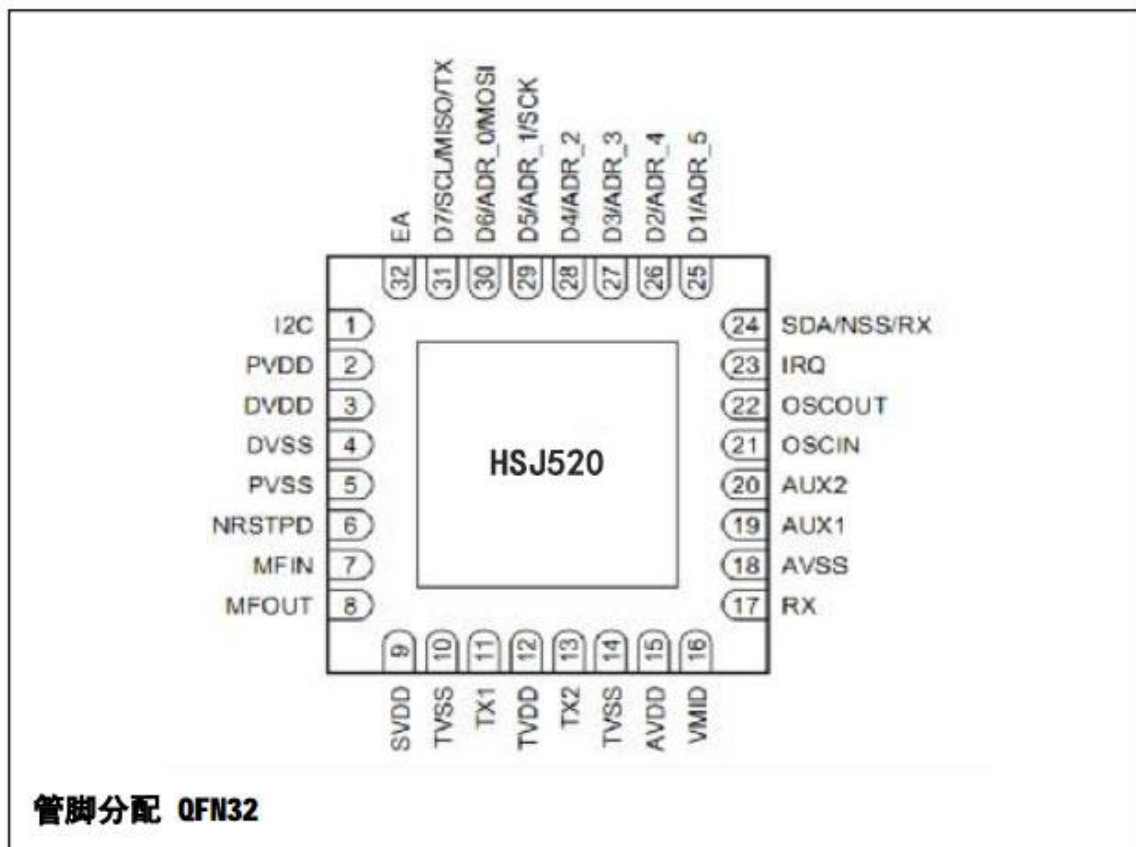
[1] 刷卡具体距离受天线尺寸和调谐影响;

[2] 同样的距离, 不同的卡由于其感抗不一样, 会造成引入的负载不同, 进而读卡器的电流不一样。



2. 引脚分配

2.1 引脚分配图





2.2 HSJ520 管脚描述

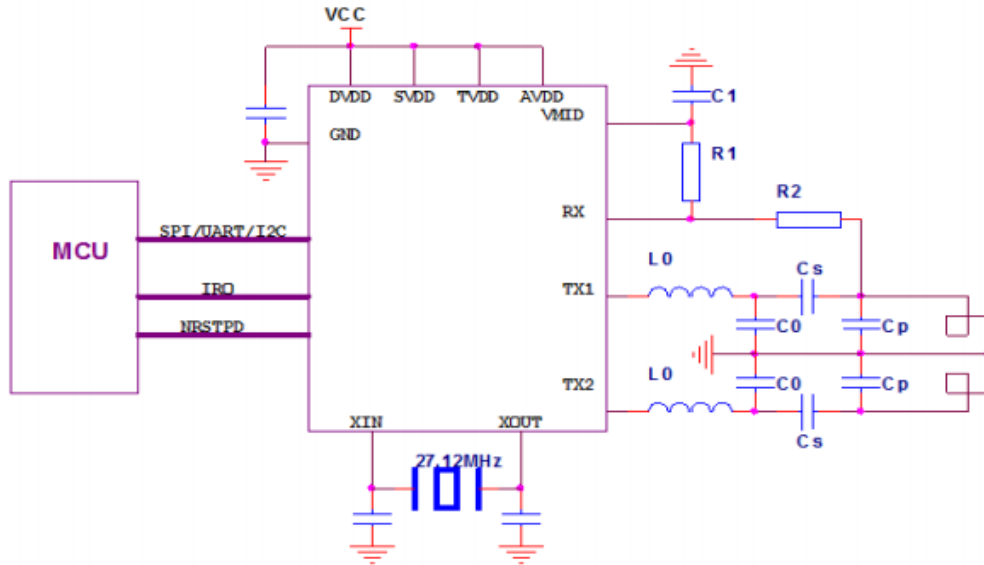
序号	符号	类型	描述
1	I2C	I	I2C接口使能
2	PVDD	PWR	管脚电源
3	DVDD	PWR	数字电源
4	DVSS	PWR	数字地
5	PVSS	PWR	管脚电源地
6	NRSTPD	I	复位或掉电管脚，低有效
7	MFIN	I	信号输入
8	MFOUT	O	信号输出
9	SVDD	PWR	MFIN和MFOUT的电源
10	TVSS	PWR	发送器地
11	TX1	O	传递调制的13.56MHz的能量载波信号
12	TVDD	PWR	发射器电源
13	TX2	O	传递调制的13.56MHz的能量载波信号
14	TVSS	PWR	发送器地
15	AVDD	PWR	模拟电源
16	VMID	PWR	内部参考电压
17	RX	I	信号输入
18	AVSS	PWR	模拟地
19	AUX1	O	测试管脚
20	AUX2	O	测试管脚
21	OSCIN	I	外接27.12MHz晶体，也可接外部时钟信号。
22	OSCOUT	O	外接27.12MHz晶体
23	IRQ	O	输出中断信号
24	SDA/NSS/RX	I/O	SPI/I2C/UART/并口的通信接口
25	D1/ADR_5	I/O	
26	D2/ADR_4	I/O	



27	D3/ADR_3	I/O	
28	D4/ADR_2	I/O	
29	D5/ADR_1/SCK	I/O	
30	D6/ADR_0/MOSI	I/O	
31	D7/SCL/MISO/TX	I/O	
32	EA	I	编码I2C地址

3. 参考设计

3.1 硬件参考设计



典型外围

注：

- [1] 该类型电路的板载 PCB 天线需要接地；
- [2] 该类型电路支持的读写卡距离可达 9cm，具体受天线尺

3.2 与 RC522 兼容性软件设计注意事项

1. 如果是低功耗使用，建议 27.12MHZ 3225 贴片晶振的匹配电容采用 5PF；如果非低功耗采用 15pf；
2. 芯片的 32 脚，要借电源 VDD，1 脚要接 GND；
3. pcdconfig 中增加的延时，并增加了等待。见下面黄色部分。老的项目也可以不加。

```
ClosePCD();
DelayUs(10);
OpenPCD();           // 低电平脉冲宽度大于 100ns
DelayUs(2000);
RcSetReg(0x01,0x0f); //soft reset
while(RcGetReg(0x27)!=0x88); //wait chip start ok
```

4. LPCD 低功耗读卡设计指引

HSJ520 内部集成了低功耗外部卡片侦测电路，能以超低功耗完成外部非接触卡片靠近的侦测。特别适合电池供电、需要低功耗工作、并且需要实时处理任意时刻会进入射频场的外部卡片的非接触读写器应用设备。

4.1 LPCD 应用介绍

LPCD 为 Low Power external Card Detect 的缩写，即读写模式下芯片可以以超低的待机功耗完成对外部是否有非接触卡片靠近的侦测。如果没有卡片靠近，则始终以这个待机功耗进行 LPCD 侦测。如果有卡片靠近，则输出中断，唤醒主控 MCU 芯片，进入正常的读写器通讯模式，完成与卡片的数据交互。HSJ520 内部集成了 LPCD 电路，一方面可以简化系统 PCB 板级设计、优化系统成本、彻底解放系统 MCU 对卡片检测的责任。

4.2 LPCD 工作原理介绍

4.2.1 检测时间

LPCD 划分成三个时间阶段， $T[inactivity]$ 、 $T[wake]$ 、 $T[detect]$ ，分别对应着不同的功耗。

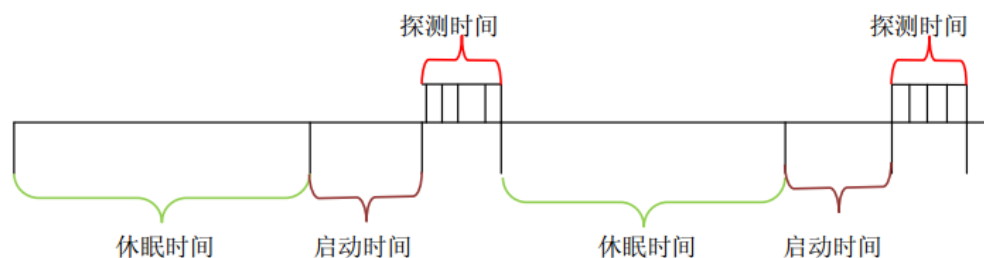


图 4.1 LPCD 工作时段

4.2.2 检测原理

初始状态时，芯片会检测当前场内的场强并自动记录到芯片内，当场内强度发生变化超过一定的 Δ 值，芯片会自动唤醒到 Ready 状态，同时触发 $TagDetIrq$ 中断通知 MCU。

如图 4.2 为 LPCD 的工作过程图，蓝线为天线上的波形，黄色为晶振的波形，从图中可以看出当晶振启动一段时间后，开启载波探测功能，载波探测结束又迅速恢复到休眠状态。

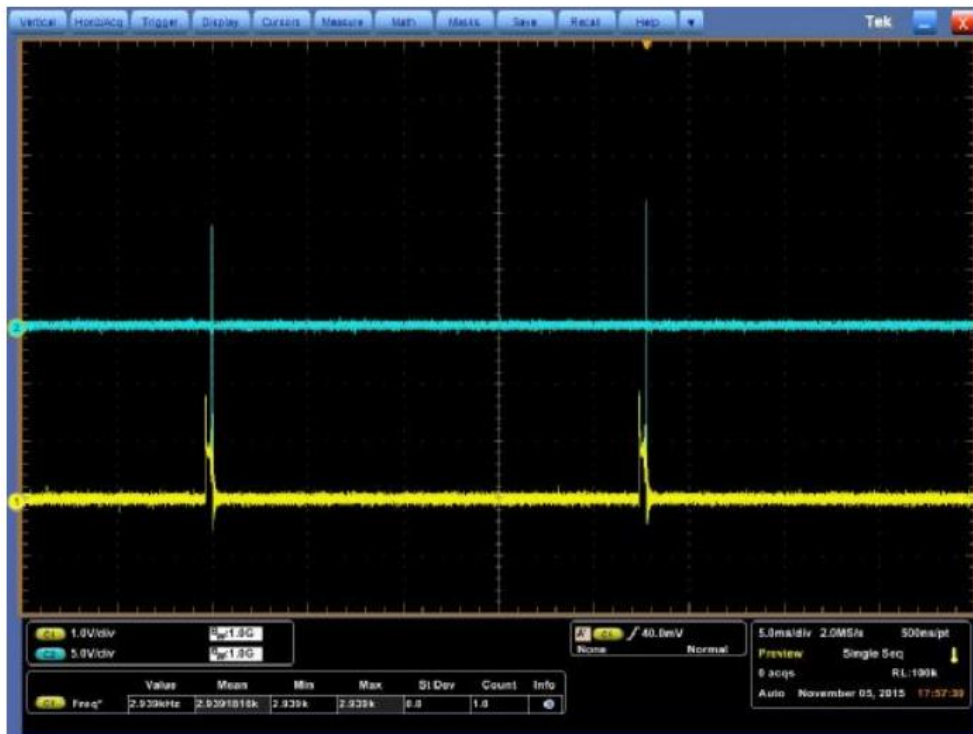


图 4.2 LPCD 的工作过程图

4.3 LPCD 时间参数

- 休眠时间: $T[\text{inactivity}] = \text{WUPeriod} * 256 * \text{Tclk_32k}$
- 启动时间: $T[\text{wake}] = 400\mu\text{s}$ (当前版本芯片实测值)
- 探测时间: $T[\text{detect}] = \text{SwingsCnt} * 16 * 2 * \text{Tclk_27M12}$
- 卡探测需要总时间 = $(T[\text{inactivity}] + T[\text{wake}] + T[\text{detect}]) * (\text{Skip} + 1)$

4.4 LPCD 功耗参数

- 休眠功耗: $I_{\text{sleep}} = 0.5\mu\text{A}$ (典型)
- 启动功耗: $I_{\text{wake}} = 0.7\text{mA}$ (典型测试值)
- 探测功耗: $I_{\text{work}} = 40\text{mA}$ (取决于载波发射功率和硬件电路, 一般范围为 10~80mA, 如 40mA)
- 卡探测平均功耗: $I_{\text{average}} = (T[\text{inactivity}] * I_{\text{sleep}} + T[\text{wake}] * I_{\text{wake}} + T[\text{detect}] * I_{\text{work}}) / (T[\text{inactivity}] + T[\text{wake}] + T[\text{detect}])$

4.5 LPCD API 介绍

- `void pcd_lpcd_start()` 说明: 启动芯片的 lpcd 功能
- `void pcd_lpcd_end()` 说明: 结束芯片的 lpcd 功能
- `u8 pcd_lpcd_check()` 说明: 检测是否检测到卡函数

4.6 典型配置

4.6.1 休眠 101.57ms

3C=37 (Delta=7)



3D=0D(休眠时间 101.57ms)
 3E=A5(探测 3 次、探测时间 5.9us)
 平均功耗=566785/101975.9=5.6uA

4.6.2 休眠 250ms

3C=37(Delta=7)
 3D=20(休眠时间 250ms)
 3E=95(探测 2 次, 探测时间 5.9us)
 平均功耗=641000/250405.9=2.6uA

4.6.3 休眠 500ms

3C=34(Delta=4)
 3D=20(休眠时间 250ms)
 3E=95(探测 2 次, 探测时间 5.9us)
 平均功耗=766000/500405.9=1.5uA

4.7 LPCD 检测距离

LPCD 探测距离依赖于天线和卡。一般来讲，LPCD 探测距离会（远）小于读 卡的操作距离，尤其是那些低负载的卡。读卡器天线与卡的耦合越强，探测距离越好。

读卡器天线高 Q 值(比如为 106kbps 速率设计)比较低 Q 值（天线范围内有 LCD 或设计为高 bit 速率通信）会有更好的距离表现。

但是 HSJ520 设计为对探测距离有更好的鲁棒性，最大限度的确保不同的天 线和卡都拥有较好的探测距离，也因此探测距离一般会比读卡工作距离短一些。

4.8 LPCD 相关寄存器

4.8.1 DivIEnReg 寄存器

表 4.1 DivIEnReg 寄存器 (地址 03h, 复位值 00h)

Bit	7	6	5	4	3	2	1	0
Symbol			TagDetIEn					
Access			RW					

表 4.2 DivIEnReg 寄存器位描述

Bit	Symbol	Value	Description
5	TagDetIEn	0	1: 使能卡探测中断 0: 不使能卡探测中断

4.8.2 DivIrqReg 寄存器

表 4.3 DivIrqReg 寄存器 (地址 05h, 复位值 00h)



Bit	7	6	5	4	3	2	1	0
Symbol			TagDetIrq					
Access			RW					

表 4.4 DivIrqReg 寄存器位描述

Bit	Symbol	Value	Description
5	TagDetIrq	0	1: 产生卡探测中断 0: 未产生卡探测中断

4.9 Page4 扩展寄存器

4.9.1 LPCDReg 寄存器

表 4.5 LPCDReg 寄存器 (地址 3Ch, 复位值 00h)

Bit	7	6	5	4	3	2	1	0
Symbol	Rsvd[7:6]		CLK32K_En[5]	CalibEn[4]	Delta[3:0]			
Access	RW		RW	RW	RW			

4.9.2 WUPeriodReg 寄存器

表 4.6 WUPeriodReg 寄存器(地址 3Dh, 复位值 0Fh)

Bit	7	6	5	4	3	2	1	0
Symbol	WUPeriod[7:0]							
Access	RW							

表 4.7 WUPeriodReg 寄存器位描述

Bit	Symbol	Value	Description
7 to 0	WUPeriod[7:0]	0x0f	$T[inactivity]=WUPeriod * 256 * Tclk_32k$ 如: WUPeriod = 0x0D, 休眠时间 =101.57ms

4.9.3 SwingsCntReg 寄存器

表 4.8 SwingsCntReg 寄存器 (地址 3Eh, 复位值 04h)

Bit	7	6	5	4	3	2	1	0
Symbol	LPCD_en[7]	Skip[6:4]			SwingsCnt[3:0]			
Access	RW	RW			RW			



表 4.9 SwingsCntReg 寄存器位描述

Bit	Symbol	Value	Description
7	LPCD_en[7]	0	0:当软掉电模式(PowerDown)卡探测器不使能 1:当软掉电模式(PowerDown)卡探测器使能
6 to 4	Skip[6:4]	0	当探测到卡 Skip+1 次后, 产生 TagDetIrq 中断
3 to 0	SwingsCnt[3:0]	0x04	$T[\text{detect}] = \text{SwingsCnt} * 16 * 2 * T_{\text{clk_27M12}}$ 每次的探测时间, 如 SwingsCnt=5, 探测时间=5.9us

4.10 扩展寄存器的访问

4.10.1 Page4 访问步骤:

Step1 关闭 page4 的写保护操作: 37=5E

Step2:写相应 page5 的寄存器, 与普通 Page0~3 一样

Step3:page4 操作完毕, 重新打开写保护, 37=00

例: 配置 page4 的 3C、3D、3E 寄存器:

```
Write_reg(0x37, 0x5E); //关闭 page4 写保护
```

```
Write_reg(0x3C, 0x37); //配置 page4 的 3c 寄存器
```

```
Write_reg(0x3D, 0x0D); //配置 page4 的 3c 寄存器
```

```
Write_reg(0x3E, 0x95); //配置 page4 的 3c 寄存器
```

```
Write_reg(0x37, 0x00); //重新打开 page4 写保护
```



5. 免责声明

5.1 开发预备知识

HSJ520®系列产品将提供尽可能全面的开发模板、驱动程序及其应用说明文档以方便用户使用，但 HSJ520®也需要用户熟悉自己设计产品所采用的硬件平台及相关 C 语言的知识。

5.2 EMI 与 EMC

HSJ520®系列模块机械结构决定了其 EMI 性能必然与一体化电路设计有所差异。HSJ520®系列模块的 EMI 能满足绝大部分应用场合，用户如有特殊要求，必须事先与我们协商。

HSJ520®系列模块的 EMC 性能与用户底板的设计密切相关，尤其是电源电路、I/O 隔离、复位电路，用户在设计底板时必须充分考虑以上因素。我们将努力完善 HSJ520®系列模块的电磁兼容特性，但不对用户最终应用产品 EMC 性能提供任何保证。

5.3 修改文档的权利

广州慧斯佳能保留任何时候在不事先声明的情况下对 HSJ520®系列产品相关文档的修改权力。

5.4 ESD 静电放电保护



HSJ520®系列产品部分元器件内置 ESD 保护电路，但在使用环境恶劣的场合，依然建议用户在设计底板时提供 ESD 保护措施，特别是电源与 I/O 设计，以保证产品的稳定运行。安装 HSJ520®系列产品，为确保安全请先将积累在身体上的静电释放，例如佩戴可靠接地的静电环，触摸接入大地的自来水管等。



6. 销售信息

广州慧斯佳智能科技有限公司

地 址：广东省广州市天河区中山大道中黄村福元中路晨晖大厦 A403

邮 编：510660

销售电话：020-28135880；18620626676；QQ：1278128529；

技术支持：18922319068；QQ：656519764；

网 址：www.wisbetter.com

E-mail：1278128529@qq.com（销售） 656519764@qq.com（技术支持）

